



①⑨ BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

⑫ **Offenlegungsschrift**  
⑩ **DE 42 23 658 A 1**

⑤① Int. Cl.<sup>5</sup>:  
**G 01 R 31/26**

②① Aktenzeichen: P 42 23 658.4  
②② Anmeldetag: 17. 7. 92  
②③ Offenlegungstag: 21. 1. 93

DE 42 23 658 A 1

③⑩ Unionspriorität: ③② ③③ ③①  
18.07.91 KR 12274/91

⑦① Anmelder:  
Gold Star Electron Co., Ltd., Chungcheongbuk, KR

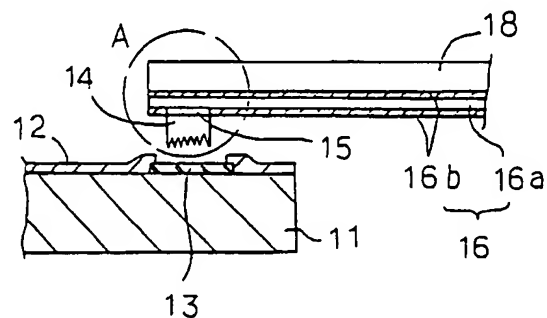
⑦④ Vertreter:  
von Samson-Himmelstjerna, F., Dipl.-Phys.; Turi, M.,  
Dipl.-Phys., Pat.-Anwälte, 8000 München

⑦② Erfinder:  
Ko, Jun Soo, Seoul/Soul, KR

Rechercheantrag gem. § 43 Abs. 1 Satz 1 PatG ist gestellt

⑤④ Testvorrichtung für Halbleiter-Chips

⑤⑦ Eine Testvorrichtung für Halbleiter-Chips (11) ist insbesondere zum Testen von Halbleiterchips mit einer Vielzahl von Anschlußbeinchen ausgelegt. In ihrem Testbereich ist die Testvorrichtung mit Kontaktbereichen (13) eines zu testenden Halbleiter-Chips (11) kontaktierbar. Die Testvorrichtung weist im wesentlichen folgendes auf: ein TAB-Band (18) mit einer Kleboberfläche; mehrere Verbindungsleitungen (16), die an der Kleboberfläche des TAB-Bandes (18) befestigt und an eine Testkarte (19) angeschlossen sind; und mehrere im Prüf- bzw. Testbereich angeordnete Prüfspitzen (14), die jeweils mit Kontaktbereichen (13) des zu testenden Halbleiter-Chips (11) kontaktierbar sind, wobei jede der Prüfspitzen (14) aus einer Metallschicht besteht, die dendritisch auf einen zum Testbereich hin liegenden Bereich jeder zugehörigen Verbindungsleitung (16) aufgewachsen ist.



DE 42 23 658 A 1

Die Erfindung befaßt sich mit einer Testvorrichtung für Halbleiter-Chips, insbesondere solchen mit relativ vielen Anschlußbeinchen.

Ein Funktionstest für fertiggestellte Halbleiter-Chips bzw. -bausteine wird i.A. wie folgt ausgeführt: Kontaktbereiche bzw. -stellen eines zu prüfenden Halbleiter-Chips stehen mit entsprechenden äußeren Prüfspitzen in Verbindung bzw. werden mit diesen in Verbindung gebracht. Sodann läßt man durch diese Verbindung(en) einen Strom fließen und prüft die Ausgabe bzw. die Ausgangssignale des Halbleiterchips.

Fig. 6 zeigt eine bekannte Testvorrichtung zur Durchführung eines Funktionstestes von Halbleiter-Chips. Nach Fig. 6 weist der Tester bzw. die Testvorrichtung im wesentlichen Prüfspitzen 4 aus Metalldraht auf, die mit entsprechenden Aluminiumkontaktbereichen bzw. -flächen 3 eines Halbleiter-Chips 1 in Kontakt gebracht werden können. Die Aluminiumkontaktbereiche 3 liegen im Bezug auf eine Passivierungsschicht 2 nach außen frei bzw. sind von außen zugänglich. Die Testvorrichtung weist ferner Prüflösungen 5 auf, die jeweils mit ihrem einem Ende an die entsprechende Prüfspitze 4 und mit ihrem anderen Ende an eine (nicht dargestellte) Testkarte angeschlossen sind. Der Halbleiter-Chip 1 kann mit Hilfe eines Mikroskopes 6 betrachtet und in eine vorgegebene Stellung gebracht werden.

Nachfolgend wird die Arbeitsweise der bekannten Testvorrichtung für Halbleiter-Chips näher beschrieben.

Zunächst wird der Halbleiter-Chip 1 auf einem Testhalter bzw. -sockel 7 plaziert und die Prüfspitzen 4 werden jeweils mit den entsprechenden Aluminiumkontaktbereichen 3 in Kontakt gebracht — beispielsweise durch Bewegen des Halbleiter-Chips 1. Hierbei wird der Halbleiter-Chip 1 mit Hilfe des Mikroskopes 6 überprüft. Danach werden elektrische Eigenschaften bzw. wird das elektrische Verhalten 1 des Halbleiter-Chips mittels der angeschlossenen Testkarte getestet, die über die Prüflösungen 5 mit den Aluminiumkontaktstellen 3 verbunden ist.

Die Prüfspitzen der vorstehend beschriebenen bekannten Testvorrichtung sind recht fein. Die an die Prüfspitzen angeschlossenen Prüflösungen haben jedoch einen größeren bzw. einen großen Durchmesser und nehmen daher relativ viel Platz in Anspruch. Es ist daher schwierig, mit Hilfe vieler verschiedener Prüfspitzen gleichzeitig mehrere Anschlußbeinchen (Pins) eines Halbleiter-Chips zu testen bzw. durchzuprüfen. Mit der bekannten Testvorrichtung ist es zwar möglich, Halbleiter-Chips mit nur wenigen Anschlußbeinchen in einem Arbeitsgang zu prüfen, nicht aber Halbleiter-Chips mit relativ vielen Anschlußbeinchen, beispielsweise Halbleiter-Chips des logischen Typs. Die bekannte Testvorrichtung bietet nämlich nicht genügend Raum, um alle Anschlußbeinchen des Halbleiter-Chips gleichzeitig mit Prüfspitzen zu verbinden.

Die Erfindung zielt darauf ab, eine Testvorrichtung für Halbleiter-Chips zu schaffen, bei der die vorliegenden Probleme zumindest weitgehend vermieden werden.

Dieses Ziel wird durch den Gegenstand des Anspruches 1 erreicht, mit dem es möglich ist, auch Halbleiter-Chips mit relativ vielen Anschlußbeinchen unproblematisch zu prüfen bzw. zu testen.

Eine erfindungsgemäße Testvorrichtung für Halbleiter-Chips weist bevorzugt i.w. folgendes auf: einen Prüf-

bereich, in dem die Testvorrichtung in Kontakt mit Kontaktbereichen eines zu testenden Halbleiter-Chips bringbar ist, ein TAB-Band (TAB: tape automated bonding) mit einer Kleboberfläche; mehrere Verbindungsleitungen, die an der Kleboberfläche des TAB-Bandes befestigt und an eine Testkarte angeschlossen sind; und mehrere im Prüfbereich angeordnete Prüfspitzen, die derart ausgelegt und angeordnet sind, daß sie jeweils in Kontakt mit Kontaktbereichen des zu testenden Halbleiter-Chips bringbar sind, wobei jede Prüfspitze aus einer Metallschicht besteht, die dendritisch auf einem im Testbereich liegenden Abschnitt jeder zugehörigen Verbindungsleitung aufgewachsen ist.

Nachfolgend wird die Erfindung anhand von Ausführungsbeispielen im Zusammenhang mit der Zeichnung näher beschrieben. Dabei werden auch weitere Vorteile und Möglichkeiten der Erfindung deutlich.

Es zeigt:

Fig. 1 eine Schnittansicht eines bevorzugten Ausführungsbeispiels einer erfindungsgemäßen Testvorrichtung für Halbleiter-Chips;

Fig. 2 eine vergrößerte perspektivische Ansicht gemäß des punktiert dargestellten Kreises A der Fig. 2;

Fig. 3 eine schematische perspektivische Ansicht, die einen Betriebszustand der erfindungsgemäßen Testvorrichtung für Halbleiter-Chips veranschaulicht;

Fig. 4 eine Draufsicht, aus der hervorgeht, daß bei einer erfindungsgemäßen Testvorrichtung für Halbleiter-Chips viele Anschlußbeinchen der erfindungsgemäßen Testvorrichtung jeweils mit den Anschlußbeinchen des Halbleiter-Chips geradlinig ausgerichtet sind;

Fig. 5 eine schematische Teilansicht eines weiteren Ausführungsbeispiels einer erfindungsgemäßen Testvorrichtung, mit der es möglich ist, einen Voralterungstest (Burn-in-Test) durchzuführen; und

Fig. 6 eine schematische Schnittansicht einer bekannten Testvorrichtung für Halbleiter-Chips.

Die Erfindung wird in der Zeichnung in den Fig. 1—5 dargestellt.

Fig. 1 zeigt ein besonders bevorzugtes Ausführungsbeispiel einer erfindungsgemäßen Testvorrichtung für Halbleiter-Chips. Fig. 2 zeigt den Abschnitt A der Testvorrichtung der Fig. 1. Aus ihm ist ersichtlich, daß jeweils mehrere parallel zueinander in einer Ebene liegende Verbindungsleitungen 16 an einer Kleboberfläche eines TAB-Bandes 18 (TAB: Tape-Automated Bonding automatisches Band- bzw. Folienbonden) befestigt sind. Das TAB-Band ist besonders bevorzugt aus Polyimid gefertigt. Ein Ende jeder Verbindungsleitung 16 ist in einem Prüfbereich angeordnet, in dem bei einem Testen eines Halbleiter-Chips 11 Aluminium-Kontaktbereiche 13 mit Elementen der Testvorrichtung in Kontakt treten. Die Aluminiumkontaktbereiche 13 liegen im Bezug auf eine auf dem Halbleiter-Chip 11 aufgebrachte Passivierungsschicht 12 i.w. nach außen hin frei.

Dazu weist jede Verbindungsleitung 16 im Prüfbereich eine Prüfspitze 14 auf. Die Prüfspitze 14 wird durch Dendrit-Aufwachsen von Palladium auf dem Ende der Verbindungsleitung 16 gebildet. Die Prüfspitzen 14 erstrecken sich jeweils von der entsprechenden Verbindungsleitung 16 aus nach unten. Außerhalb des Testbereiches weist jede Verbindungsleitung 16 i.w. eine Kupferleitung 16a auf, die von einem Chromfilm 16b überzogen ist.

Im Testbereich ist jede Verbindungsleitung 16 außerdem mit einem Nickelfilm 15 versehen. Der Nickelfilm 15 überzieht die Kupferleitung 16a mit einer Dicke von ca. 1 µm. Auf den Nickelfilmen 15 sind jeweils die Prüf-

spitzen 14 ausgebildet. Das Bilden der Prüfspitzen 14 wird mittels eines Palladium-Metallisierens bei einer sehr hohen Stromdichte von beispielsweise nicht weniger als 100 mA/cm<sup>2</sup> durchgeführt. Während des Metallisierens wird das Palladium dendritisch aufgewachsen, so daß sich eine Zuspitzrate von 20 oder mehr und ein gezacktes bzw. sägezahnförmiges Ende ergibt bzw. bildet.

Aufgrund des vorstehend beschriebenen dendritischen Aufwachsens haben die Prüfspitzen 14 eine hohe Steifigkeit. Sie werden daher praktisch nicht verbogen oder gebrochen — nicht einmal nach langwierigem Gebrauch bzw. Inkontakttreten mit den Aluminiumkontaktbereichen 13. Speziell die sägezahngeformten Enden der Prüfspitzen 14 ermöglichen einen störungsfreien, sicheren Kontakt der Prüfspitzen 14 mit den Aluminiumkontaktbereichen 13 des Halbleiter-Chips 11.

Wie bereits gesagt, sind die Kupferleitungen 16a der Verbindungsleitungen 16 außerhalb des Prüfbereiches mit dem Chromfilm 16b überzogen. Das elektrisch nicht leitende Chromoxid verhindert ein Palladiummetallisieren des Drahtes außerhalb des Testbereiches.

Insbesondere die Verwendung des TAB-Bandes aus Polyimid verhindert ein Verschlechtern der mechanischen Eigenschaften der Verbindungsleitungen 16 bei wiederholtem Gebrauch. Die Elastizität des Polyimides schützt das TAB-Band außerdem vor plastischer Deformation.

Fig. 3 zeigt die Arbeitsweise bzw. einen Betriebszustand der erfindungsgemäßen Testvorrichtung für Halbleiter-Chips. Mehrere Leitungen 20 sind auf einer Testkarte 19 aufgebracht. Jede Leitung 20 ist an einem ihrer Enden beständig an einen äußeren Leitungsabschnitt der zugehörigen Verbindungsleitung 16 mittels eines Goldbondhügels oder mittels eines Löt- bzw. Leitungszinn-(Pb-Sn)-Materials angebondet. Damit ergibt sich ein äußerer verbindungs- bzw. Leitungsbond-Abschnitt 21. Um die Prüfspitzen 14 in festen Druckkontakt mit den Aluminiumkontaktbereichen 13 zu bringen, ist eine Preß- bzw. Drückeinrichtung 22 vorgesehen, an deren tiefer liegendes Ende ein elastischer Körper 23 angebracht ist.

Beim Betrieb der erfindungsgemäßen Testvorrichtung für Halbleiter-Chips wird zunächst ein zu prüfender Halbleiter-Chip 11 auf einem in X- und Y-Richtung beweglichen Halbleiter-Chip-Halter 8 angebracht (siehe Fig. 3). Das Ganze wird dann auf einem Testhalter 7 plaziert. Daraufhin wird das TAB-Band 18, an das die Verbindungsleitungen 16 mit den Prüfspitzen 14 aus dendritisch aufgewachsenem Palladium angebracht sind, der Oberfläche des Halbleiter-Chips 11 angenähert. Durch Bewegen des Chiphalters 8 auf dem Testsockel 7 in X- und Y-Richtung wird danach der (auf dem Chiphalter 8 angebrachte) Halbleiterchip 11 auf die Prüfspitzen 14 ausgerichtet. Dabei wird der Chip 11 mit einem Mikroskop genau betrachtet (siehe Fig. 6).

In Fig. 4 ist ein Betriebszustand zu erkennen, in dem mehrere Verbindungsleitungen der erfindungsgemäßen Testvorrichtung mit mehreren Anschlußbeinchen eines Halbleiter-Chips 11 fluchten. In Fig. 4 sind Elemente, die im wesentlichen äquivalent zu den Elementen der Fig. 1–3 sind, durch gleiche Bezugszeichen wie in den Fig. 1–3 angezeigt.

Danach wird die Presseinrichtung 22 mit dem elastischen Körper 23 zu den inneren Leitungsenden des TAB-Bandes 18 — abgesenkt, so daß die Prüfspitzen 14 des TAB-Bandes 18 in Druckkontakt mit den Aluminiumkontaktbereichen 13 des Halbleiter-Chips 11 treten.

Damit ist es möglich, einen Funktionstest mittels eines Stromflusses in den Halbleiter-Chip 11 durch die Verbindungsleitungen 16 durchzuführen. Während des Testes mindert bzw. verhindert der an die Presseinrichtung 22 angeschlossene elastische Körper 23 Spannungs- und/oder Belastungserscheinungen, die aus dem Höhenunterschied zwischen den Anschlußbeinchen des Halbleiter-Chips 11 und dem TAB-Band 18 resultieren. Zusätzlich sorgt der elastische Körper 23 für eine gleichmäßige Belastung der Anschlußbeinchen des Halbleiter-Chips 11. Der elastische Körper 23 dient außerdem dazu, eine gleichmäßige Belastung (even compliance) des TAB-Bandes 18 sicherzustellen.

Fig. 5 zeigt einen Zustand, in dem die erfindungsgemäße Testvorrichtung für Halbleiterchips zum Durchführen eines Burn-in- bzw. Voralterungs- oder Einbrenntestes ausgelegt ist. Der Burn-In-Test wird bei einer hohen Temperatur von ca. 125°C durchgeführt, um Produkte, die von an Anfang an minderwertig bzw. fehlerhaft sind, auszusortieren. Wie in Fig. 5 gezeigt, ist der Grundaufbau dieser Testvorrichtung bzw. dieses Testers im wesentlichen mit der Testvorrichtung zum Durchführen des Funktionstestes nach Fig. 3 identisch. Eine Ausnahme bildet die Presseinrichtung 22, die beim Ausführungsbeispiel der Fig. 5 mit einer Heizeinrichtung 24 versehen ist.

Beim Betrieb der Testvorrichtung zum Durchführen des Burnin-Testes wird das TAB-Band 18 durch Abwärtsbewegen der Presse 22 derart nach unten gedrückt, die Aluminiumkontaktbereiche 13 die entsprechenden Prüfspitzen 14 kontaktieren. Daraufhin wird die Heizeinrichtung 24 mit Energie versorgt, um den Halbleiter-Chip 11 auf eine für den Burn-in-Test geeignete Temperatur zu bringen.

Mit der erfindungsgemäßen Testvorrichtung für Halbleiter-Chips ist es möglich, auch einen Halbleiter-Chip mit einer Vielzahl von Anschlußbeinchen einfach und schnell zu testen. Es ist insbesondere möglich, einen TAB-chipgebondeten Halbleiter-Chip mit vielen Anschlußbeinchen in einem Arbeitsgang zu testen.

Außerdem kann mit der folgenden Erfindung sowohl der Funktionstest als auch der Burn-in-Test mit Hilfe eines einzigen Testsystems durchgeführt werden. Da die erfindungsgemäße Testvorrichtung eine Vielzahl scharfer Prüfspitzen aufweist, die aus dendritisch aufgewachsenem Palladium bestehen, ist es möglich, die Prüfersultate zu verbessern. Die scharfen Prüfspitzen eliminieren außerdem (bzw. mindern wesentlich) einen Nichtkontakt bzw. ein Problem schlechten Kontaktes, das beim Inkontaktsetzen der Prüfspitzen mit den Kontaktbereichen eines Halbleiter-Chips auftreten kann.

Für den in der Technik bewanderten Fachmann ist es klar, daß im Bereich der Erfindung verschiedene Modifikationen, Ergänzungen und Substitutionen möglich sind, ohne daß der Bereich der Erfindung damit verlassen wird.

#### Patentansprüche

1. Testvorrichtung für Halbleiter-Chips (11) mit einem Prüfbereich, in dem die Testvorrichtung mit Kontaktbereichen (13) eines zu testenden Halbleiter-Chips (11) kontaktierbar ist, die im wesentlichen folgendes aufweist:

- a) ein TAB-Band (18) mit einer Klebeoberfläche;
- b) mehrere Verbindungsleitungen (16), die an der Klebeoberfläche des TAB-Bandes (18) be-

festigt und an eine Testkarte (19) angeschlossen sind; und

c) mehrere im Prüf- bzw. Testbereich angeordnete Prüfspitzen (14), die mit Kontaktbereichen (13) des zu testenden Halbleiter-Chips (11) kontaktierbar sind und jeweils aus einer Metallschicht bestehen, die dendritisch auf einen im Prüfbereich liegenden Abschnitt der jeweils zugehörigen Verbindungsleitung (16) aufgewachsen ist.

2. Testvorrichtung für Halbleiter-Chips nach Anspruch 1, dadurch gekennzeichnet, daß jede der Verbindungsleitungen (16) in ihrem Prüfbereich einen Nickelfilm (15) aufweist, und jede Prüfspitze (14) aus einer dendritisch über dem Nickelfilm (15) der entsprechenden Verbindungsleitung (16) aufgewachsenen Palladiumschicht gebildet ist.

3. Testvorrichtung für Halbleiter-Chips nach Anspruch 1 und 2, dadurch gekennzeichnet, daß jede Verbindungsleitung (16) eine Kupferleitung (16a) aufweist, die außerhalb des Prüfbereiches mit Chrom beschichtet ist, nicht aber in ihrem Prüfbereich-Abschnitt.

4. Testvorrichtung für Halbleiter-Chips nach einem der Ansprüche 1–3, gekennzeichnet durch eine Presseinrichtung (22) zum Niederdrücken der Prüfspitzen (14).

5. Testvorrichtung für Halbleiter-Chips nach einem der Ansprüche 1–4, dadurch gekennzeichnet, daß die Presseinrichtung (22) an ihrem tiefer liegenden Ende mit einem elastischen Körper (23) versehen ist.

6. Testvorrichtung für Halbleiter-Chips nach einem der Ansprüche 1–5, dadurch gekennzeichnet, daß die Presseinrichtung (22) mit einer Heizeinrichtung (24) versehen ist.

Hierzu 3 Seite(n) Zeichnungen

40

45

50

55

60

65

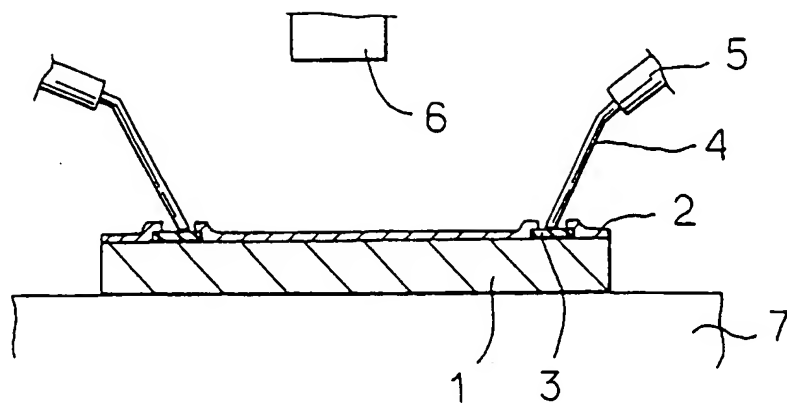


Fig. 6

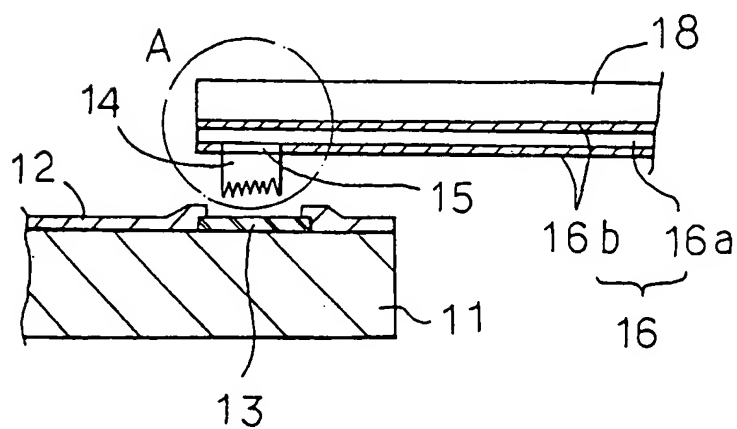


Fig. 1

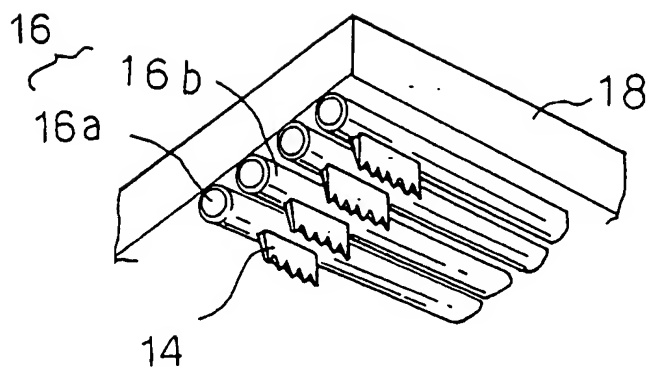


Fig. 2

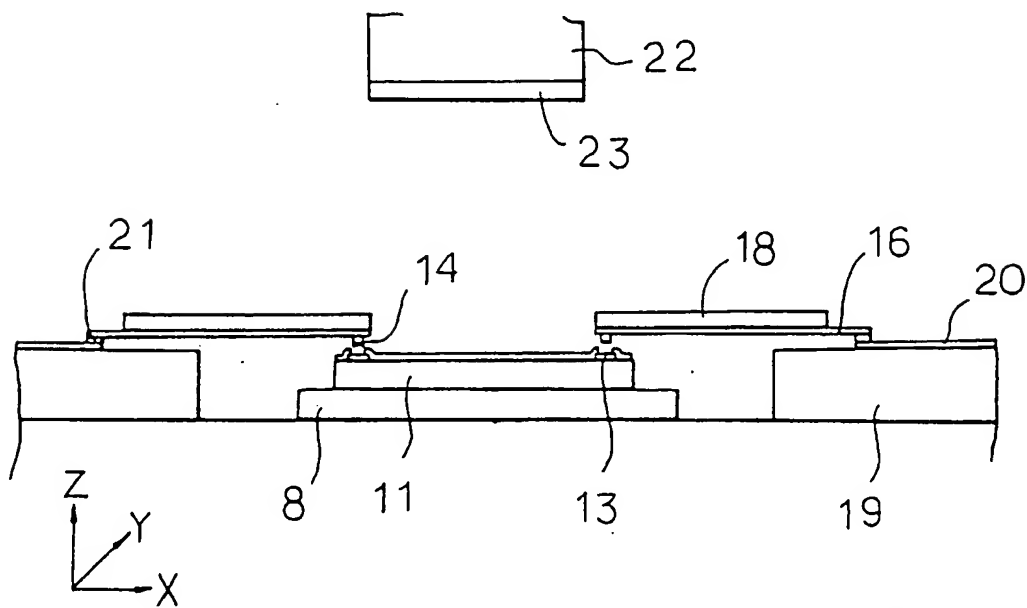


Fig. 3

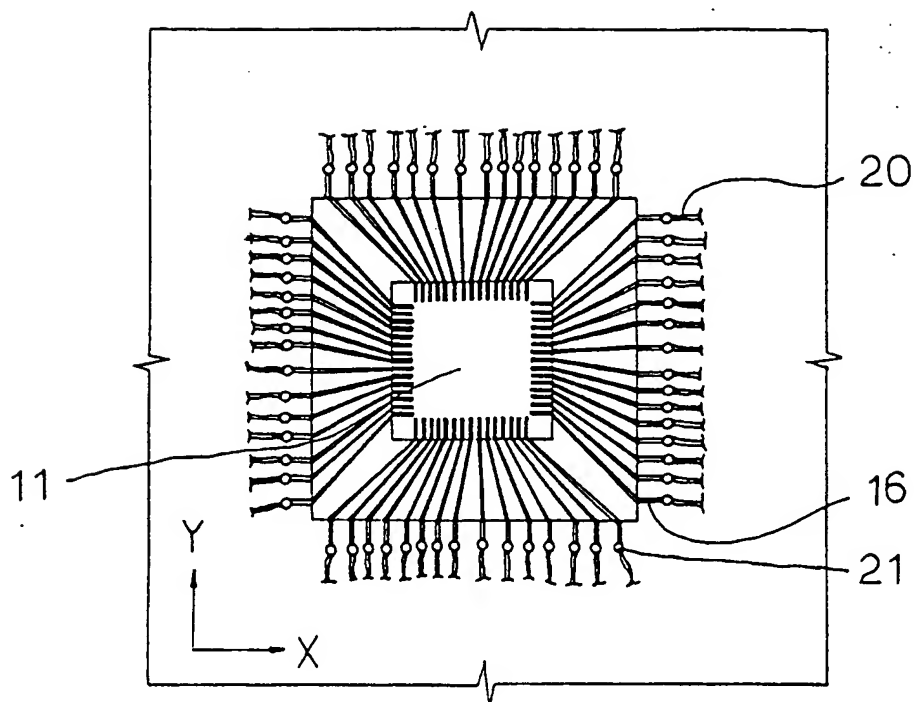


Fig. 4

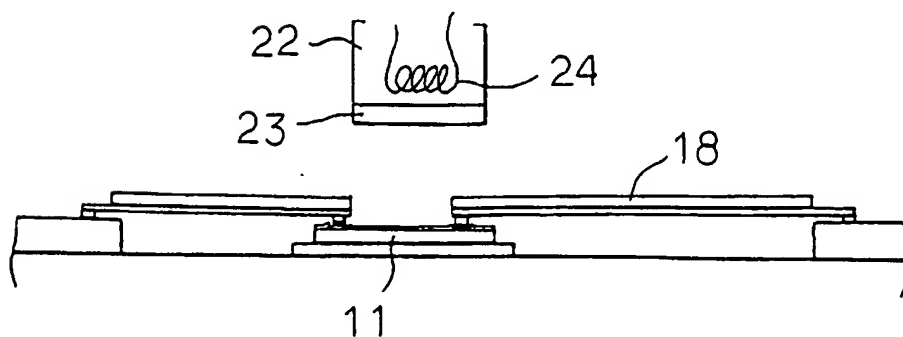


Fig. 5